(19) 世界知的所有権機関 国際事務局



(43) 国際公開日 2005 年1 月6 日 (06.01.2005)

PCT

(10) 国際公開番号 WO 2005/002304 A1

(51) 国際特許分類7:

H05K 3/40

(21) 国際出願番号:

PCT/JP2004/008301

(22) 国際出願日:

2004年6月8日(08.06.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2003-186226 2003 年6 月30 日 (30.06.2003) JP

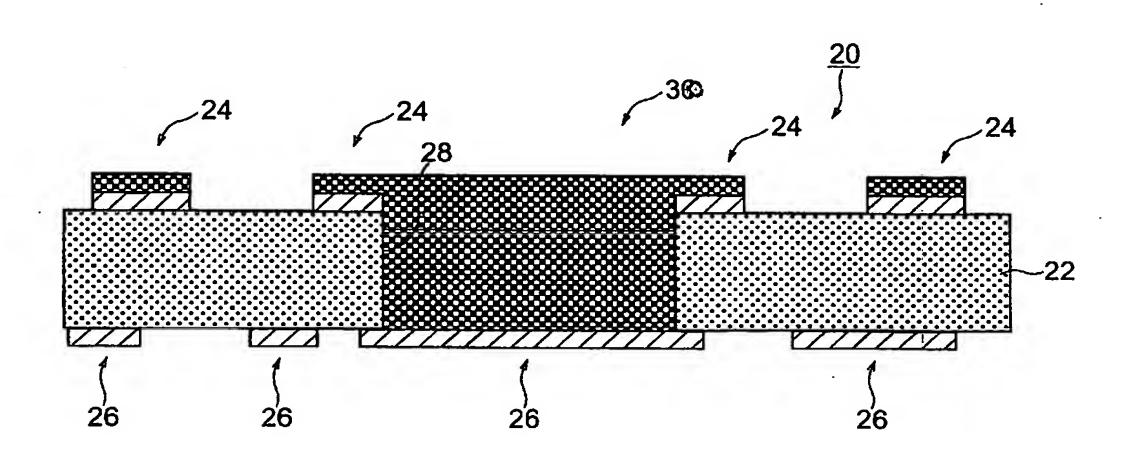
- (71) 出願人 (米国を除く全ての指定国について): TDK 株式会社 (TDK CORPORATION) [JP/JP]; 〒1038272 東京都中央区日本橋一丁目13番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 後藤 真史 (GO-TOH, Masashi) [JP/JP]; 〒1038272 東京都中央区日本

橋一丁目 1 3 番 1 号 T D K株式会社内 Tokyo (JP). 桑島 一 (KUWAJIMA, Hajime) [JP/JP]; 〒1038272 東京都中央区日本橋一丁目 1 3 番 1 号 T D K株式会社内 Tokyo (JP). 原 浩樹 (HARA, Hiroki) [JP/JP]; 〒1038272 東京都中央区日本橋一丁目 1 3 番 1 号 T D K株式会社内 Tokyo (JP). 山本 洋 (YAMAMOTO, Hiroshi) [JP/JP]; 〒1038272 東京都中央区日本橋一丁目 1 3 番 1 号 T D K株式会社内 Tokyo (JP).

- (74) 代理人: 岡部 正夫、外(OKABE, Masao et al.); 〒1000005 東京都千代田区丸の内3丁目2番3号富士 ビル602号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,

[続葉有]

- (54) Title: METHOD OF MANUFACTURING ELECTRONIC PART AND ELECTRONIC PART
- (54) 発明の名称: 電子部品の製造方法および電子部品



(57) Abstract: A method of manufacturing an electronic part in which an insulating member is interposed between a conductive film and a lower conductive layer and a conductive portion connected to the lower conductive layer is exposed from the surface, on the conductive film side, of the insulating member. In a region where the conductive portion is to be formed an opening having a bottom which is the lower conductive layer is made from the conductive film side. By using the lower conductive layer as an electrode a metal is grown by plating from the bottom of the opening. The plating metal is grown to the conductive film, thereby forming the conductive portion in the opening. Then by using the conductive film and conductive portion as electrodes, a metal is grown by plating on the conductive film and conductive portion to a thickness great enough to form an upper conductive layer.

) 2005/002304 A1



LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, ÈE, ES, FI, FR, GB, GR, HU, IE,

IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

1

明細書

電子部品の製造方法および電子部品

5 技術分野

本発明は、複数の単層板を順次積層した電子部品の製造方法および電子部品に係り、特に隣接する前記単層板間の接続をなすための導電体を形成するのに好適な電子部品の製造方法および電子部品に関する。

10 背景技術

15

20

 $\cdot 25$

従来、単層板を貫通する導体部を形成するとともに、これらを重ね合わせ前 記単層板間の接続を行うような電子部品が知られている。

そして前記単層板においては、層間接続をなす導体部を形成するための製造 方法が種々提案・開示されている。図6A乃至6Dは、電子部品の従来におけ る単層板の製造過程を示した工程説明図である。

電子部品を構成する単層板では、図6Aを参照すると、一定の厚みを有した 絶縁材料からなる基材1と、この基材1の両面に形成された導体膜2と下部導 体層3とがあらかじめ形成されている。

このような形態からなる単層板の各面に上部配線パターン4と下部配線パターン5 (ともに図7Cを参照)とを形成するには、まず導体膜2を覆うように、レジストとなるドライフィルム6を貼り付ける。そしてこのドライフィルム6を貼り付けた後は、露光と現像を行うことで、後述する導体部の径に相当する穴7を形成する。このようにドライフィルム6に穴7を形成した後は、図6Bに示すように、穴7の底面に露出する導体膜2に対しエッチングを行い、前記穴7から露出する導体膜2を除去し基材1を露出させる。

このようにエッチング工程により穴7の底部に基材1を露出させた後は、図

2

6 Cに示すように、ドライフィルム6の剥離するとともに、レーザ照射によって穴7の径に相当する開口部8を形成する。そして当該開口部8を形成した後は、図6 Dに示すように基材1における上層側および開口部8に対し、一様に化学めっきとなる無電解めっきを施し、無電解めっき層9を形成する。

5

· 10

15

20

25

無電解めっき層9を形成した後は、前記無電解めっき層9を給電膜(電極)として電解めっきを施し、開口部8の内部および導体膜2の上側に金属10を析出させる。この状態を図7Aに示す。そして図7Bに示すように電解めっきによって開口部8の内部を金属10で充填させた後は、図7Cに示すようにサプトラクティブ法によって、導体膜2と下部導体層3とにパターンニングを行い、上部配線パターン4と下部配線パターン5とを形成するとともに、開口部8内に導体部11を形成する。

ところで上記従来例では、無電解めっき層を用い基材と導体部10との密着性の向上を図るようにしたが(例えば、特開平11-343593号公報参照)、前記無電解めっき層に代えて他の処理を適用する方法も知られている(例えば、特開2001-217553号公報参照)。

しかし上述した無電解めっき(および無電解めっきに代わるその他の方法)
を用いた場合では以下に示すような問題点があった。

すなわち図7Bに示すように、無電解めっき層を形成した後に、電解めっきを施し開口部8を金属10で埋めようとすると、基材1の片側表面全体にめっき層が厚く形成されてしまい、この結果、図7Cに示すようにエッチングにて配線パターンを形成する際に、当該配線パターンの断面が台形になってしまい、寸法精度の低下や、幅の狭い配線パターンが形成できなくなるといった問題点があった。

また無電解めっき層9を形成し、これを電極として電気めっきを施すと、この無電解めっき層9における表面と穴の内側とでは、表面の方が新鮮なめっき 液が多くあたる。このため当該表面での電気めっき層の成長が促進され、この

3

結果、開口部7に金属材が充填される前に、前記開口部7 が(電気めっき層によって)塞がれ、導体部3の内部に空隙(いわゆるポイド)が生じてしまうおそれがあった。

また無電解めっきを使用せず、他の前処理を施す場合でも同様の問題が生じるおそれがあった。

ところで無電解めっきを使用する場合には、導体以外の部分(絶縁体部分)にもメッキを付着させるため、金属触媒が用いられる。しかしこの金属触媒が配線層の表面に残留すると、絶縁抵抗値が低下したり、配線パターンの短絡等の障害を引き起こす可能性があった。なお近年の電子部品では狭ピッチ化が進んでおり、上記障害のおそれは一層高まっている。

発明の開示

5

10

15

20

25

本発明は、上記従来の問題点に着目し、電気めっきの前処理である無電解めっき、またはそれに準じる他の前処理を廃止することで、工程の簡略化を達成するとともに、電気的信頼性の向上を達成することが可能な電子部品の製造方法および電子部品を提供することを目的とする。

本発明は、単層板にいずれか一方の面に貼り付けられた開口部底面となる導体層を給電膜(電極)とし、電気めっきを成長させれば、無電解めっき層を電極として用いずとも導体部を形成することができるという知見に基づいてなされたものである。

すなわち本発明に係る電子部品の製造方法は、導体膜と下部導体層とに挟まれた絶縁部材の前記導体膜側の表面に前記下部導体層から接続される導体部を露出させる電子部品の製造方法であって、前記導体部の形成領域に前記下部導体層を底部とする開口部を前記導体膜側より形成し、前記下部導体層を電極として前記開口部の底部より金属めっきを成長させ、当該金属めっきが前記導体膜に達し前記開口部内に前記導体部を形成した後に、前記導体膜と前記導体

部とを電極として、これら前記導体膜と前記導体部の上面に金属めっきを成長させ、上部導体層を形成するだけの厚みを形成する手順とした。

さらに具体的には、下部導体層を覆う絶縁部材の上側表面に前記下部導体層 から接続される導体部を露出させる電子部品の製造方法であって、前記絶縁部 材の上側表面に導体膜と前記導体膜の一部に保護膜を厚み方向に形成した後、前記導体部の形成領域に前記保護膜と前記導体膜とに前記下部導体層を底部 とする開口部を形成し、前記下部導体層を電極として前記開口部の底部より金属めっきを成長させ、当該金属めっきが前記導体膜に達し前記開口部内に前記 導体部を形成した後に、保護膜の形成されていない露出した前記導体膜と前記 導体部とを電極として、これら前記導体膜と前記導体部の上面に金属めっきを 。 成長させ、上部導体層を形成するだけの厚みを形成する手順とした。

5

10

15

19

20

25

なお前記電極となる前記露出した導体膜を製品領域外に設定したり、あるいは前記絶縁部材と前記導体膜とをあらかじめ一体させておき、この一体物を用いるようにしてもよい。

B

そして本発明に係る電子部品は、下部導体層を覆う絶縁部材の上側表面に上部導体層が形成されるとともに、前記絶縁部材を貫通する導体部によって前記下部導体層と前記上部導体層とが接続される構造を有した電子部品であって、前記下部導体層と前記上部導体層との接続をなす前記導体部と、前記上部導体層における上部一定厚みは、電気めっきによる金属の析出のみで形成されるよう構成した。

上記構成によれば、まず給電膜やレジスト(ドライフィルム)が積層された 絶縁部材の上方からエッチング処理を行う。そしてエッチング処理を行った後 は、露出した絶縁部材に対し、プラスト処理やレーザ加工によって導体部形成 領域に相当する絶縁部材を除去し、当該絶縁部材の下方に位置する下部導体層 を露出させ開口部を形成する。なおエッチング処理を行う代わりに、レーザ加 工を適用するようにしてもよい。そして前記レーザ加工を適用する場合では、 5

10

20

25

上述した導体層への加工には、YAG レーザ(yttrium aluminum garnet laser)が用いられ、また絶縁樹脂からなる絶縁部材への加工には、炭酸ガスレーザが用いられるのが一般的である。そしてこれら異なるレーザは加工効率向上の見地から同一の位置決め機構に搭載し、(導体層と絶縁部材との)連続加工を行うようにすればよい。

このように開口部を形成した後は、前記下部導体層を電極として電気めっきを行うと、めっきによって析出される金属は、開口部の最下位置すなわち下部導体層より成長する。そして下部導体層を起点とした金属めっきの成長が続くと、開口部の内側は金属めっきによって充填され導体部が形成される。ここで導体部が成長し絶縁部材の上側表面に位置する導体膜に達すると電極の面積は、導体部の面積から前記導体部と前記導体膜とを加えた面積にまで増大し、前記電極における単位面積当たりの電流密度が大きく低下する。このため導体部が導体膜に電気的に接続することで前記導体部の成長のストッパと成り得るのである。

15 そしてこの電極面積の増大によるストッパ作用により、以下の効果を得ることができる。

すなわち絶縁部材における開口部の内径にばらつきがある場合、導体膜をストッパとして用いないと、開口部内の容積のばらつきに応じて充填されるめっきの体積もばらつき、最終的にはめっき高さのばらつきに影響する。そしてこのばらつき度合いは、めっき析出のための電流密度が高い程顕著になる。

しかし導体膜をストッパとして用いれば、たとえ複数の開口部の間に容積の ばらつきがあったとしても導体部が導体膜に導通した時点から電極面積が増 大し、これに伴い電流密度が大幅に低下する。このためめっきの析出速度が低 下し、開口部の容積にばらつきがあってもめっき高さへの影響を抑えることが 可能になる。

ところで導体部が導体膜に導通する場合では、前述したように導体部と導体

膜とが電極となるので、これら導体部と導体膜の膜厚が増加し時間管理等によって、配線パターンに必要な膜厚(すなわち上部導体層の厚み)を確保することができる。さらに開口部内に形成される導体部は、その断面形状が上部導体層と密着する略丁字状となるので接合強度が向上し、外力によって導体部が開口部から剥離するといった不具合を防止することができる。

なお上記構成では構成の都合上、下部導体層と、この下部導体層の上側に位置する導体部としたが、この上下関係に限定されることもなく、上記プロセスで製造した電子部品は、前記導体部を下側とし、前記下部導体層を前記導体部の上側に配置するように使用してもよいことはいうまでもない。

10

5

図面の簡単な説明

図1は、導体部が形成された単層板の要部断面図である。

図2は、図1に示された複数の単層版を積層した電子部品の構成を示す説明図である。

15 図3A、3B、3Cおよび3Dは、単層板に導体部を形成する手順を示す工程説明図である。

図4A、4B、4Cおよび4Dは、単層板に導体部を形成する手順を示す工程説明図である。

図5は、製品形成領域と製品外領域とを位置関係を示す説明図である。

20 図6A、6B、6Cおよび6Dは、電子部品の従来における単層板の製造過程を示した工程説明図である。

図7A、7Bおよび7Cは、電子部品の従来における単層板の製造過程を示した工程説明図である。

25 発明を実施するための最良の形態

以下に本発明に係る電子部品の製造方法、および電子部品について好適な具

5

10

15

20

25

7

体的実施の形態を図面を参照して詳細に説明する。

本実施の形態に係る電子部品は、単層板の両側表面に、配線パターンを積層させた形態となっている。そしてこの単層板を複数積層させることで、前記単層板間の立体的な配線構造を形成している。

図1は、導体部が形成された単層板の要部断面図であり、図2は、図1に示された複数の単層版を積層した電子部品の構成を示す説明図である。

これらの図に示すように、本実施の形態に係る電子部品を構成する単層板20は、一定の厚みを有した絶縁部材からなる基材22と、当該基材22の上表面に形成された上部配線パターン24と、前記基材22の裏面側に形成された下部配線パターン26を有している。

そして上述した基材20には、当該基材20を貫通するように下部配線パターン26を底面とする開口部28が形成され、その内部には電気めっきで析出された導体部30が形成されている。ここで当該導体部30は、上部配線パターン24側において断面T字状に拡径されており、この拡径部分によって上部配線パターン24に必要な厚みを確保するようにしている。なお導体部30を断面T字状に形成したことから、開口部28より径大とする端部が基材20の両側に形成されることとなり、単層板20に外力が加わっても、導体部30が開口部28より脱落するなどの不具合を防止することができる。

ところで上述した導体部30は、例えば無電解めっき等の前処理を行わず、 電気めっきのみによって形成されたものである。ゆえに本実施の形態にかかる 製造方法で製造された単層板20では、導体部30を形成する際に、無電解め っき等の前処理工程が不要になることから、製造工程の短縮化が達成される。 さらに前記前処理工程を不要としたことで、例えば無電解めっき処理の反応速 度の向上に使用される金属触媒が配線パターン側に残留するのを防止でき、電 子部品の信頼性を向上させることが可能になる。

このように特徴を備えた電子部品の製造方法を以下に示す。

8

図3A乃至3Dおよび図4A乃至4Dは、単層板に導体部を形成する手順を 示す工程説明図である。

単層板20を貫通するように導体部30を形成するには、まず図3Aに示すように、その両面に導体層(導体膜32および下部導体層34)が形成された基材22において、前記導体膜32を覆うように保護膜となるドライフィルム(レジスト)36を貼り合わせる。そしてこのドライフィルム36を貼り合わせた後は、当該ドライフィルム36に対しフォトエッチングを行い、前記開口部28に相当する穴38を形成する。

· 5

15

20

こうしてドライフィルム36に開口部28の径に相当する穴38を形成した後は、前記ドライフィルム36の下側に露出する導体膜32に対してエッチングを行い、当該導体膜32を除去する。エッチングにより前記導体膜32を除去した後の状態を図3Bに示す。

前記エッチングによって下部導体層34を除去し、基材22の表面を露出させた後は、図3Cに示すようにドライフィルム36を導体膜32側より除去し、その後、レーザ照射によって穴38の底部に露出する基材22を除去し、下部 導体層34が底面に露出する開口部28を形成する。当該開口部28を形成した後の断面形状を図3Dに示す。

そして前記開口部28を形成した後は、前記下部導体層34を給電膜(電極) として電気めっきを行う。このように下部導体層34を給電膜として電気めっきを行えば、図4A中の矢印40の方向に金属42が析出されていく。そして一定の時間が経過すれば、開口部28内の金属42が成長し、導体膜32に達する。金属42が導体膜32に達した状態(すなわち電気導通が図られた状態)を図4Bに示す。

このように金属42が導体膜32に達すれば、開口部28内の金属42だけでなく、導体膜32も電極として作用するので図4Cの矢印44に示すように、 導体膜32の全面の膜厚が増加する。そして金属42が成長し導体膜32に達

9

すると電極となる給電膜の面積は、開口部28の径に相当する面積から、これに導体膜32を加えた面積にまで増大し、前記電極における単位面積当たりの電流密度が大きく低下させることができる。このため導体部が導体膜に電気的に接続することで前記導体部の成長のストッパと成り得るとともに、たとえ隣接する開口部の間に径のばらつきがあっても、析出速度を抑えることにより高さ方向のばらつきを抑えることが可能になる。

5

10

15

20

25

そして時間の経過とともに導体膜32の上方に形成される膜厚があらかじめ設定した膜厚(すなわちあらかじめ設定された上部導体層の厚み)に達した後は、サプトラクティブ法やセミアディブ法によって、上部導体層および下部導体層34のパターニングを行い、これら導体層から上部配線パターン24および下部配線パターン26を形成する。基材22を貫通する導体部30と、上部配線パターン24および下部配線パターン26を形成した状態を図4Dに示す。

なお、図3Bにおいて、ドライフィルム36を剥離する例を示しているが、例えば図5に示すように、単層板20の全体においてドライフィルム36が導体膜32より小さい場合には、これに限定されることもない。すなわち前記導体膜32が、ドライフィルム36の面積に相当する製品形成領域46を超えて張り出し、製品外領域48において十分な面積で露出していれば、これら製品外領域48における導体膜32によって導体部30に係るストッパ作用が得られるので、製品形成領域46内のドライフィルム36を剥離しなくてもよい。この場合、図3Cおよび3Dにおける導体膜32はめっきされることがなく、上部配線パターン24の形成に対してより自由度を向上させることができる。また製品外領域に位置する導体膜32によってストッパ作用を得ることに限定されることもなく、例えば製品内領域であっても開口部を除いた部分に導体を露出させた部分を形成し、これによりストッパ作用を得るようにしたり、あるいは製品外領域と製品内領域における露出した導体の組み合わせによって

10

ストッパ作用を得るようにしてもよい。

5

10

15

20

25

このように下部導体層 3 4 を給電膜として、開口部 2 8 内に金属 4 2 を成長させれば、開口部 2 8 が複数であっても電荷を加えることが可能となり、複数の導体部 3 0 を形成することができる。また上述したように、本実施の形態に係る製造方法を使用して、単層板 2 0 を形成すれば、無電解めっき等の前工程が削除できることから工程削除による製造過程の簡略化と、前記無電解めっき等に用いる金属触媒が不要になり、電子部品の信頼性を向上させることができる。なお導体部 3 0 は、開口部 2 8 より拡径された上部配線パターン 2 4 と下部配線パターン 2 6 によって挟み込まれているので、単層板 2 0 自体に外力が加わっても、前記導体部 3 0 が開口部 2 8 から脱落するのを防止することができる。

また本実施の形態では、単層板を複数重ねることで電子部品を形成する手順を説明したが、この形態に限定されることもなく、例えば、心材(コア材)に本実施の形態で説明したものを適用し、この心材(コア材)の両面に配線層を積層させるような形態であってもよい。

なお本実施の形態では構成の都合上、下部導体層と、この下部導体層の上側に位置する導体部としたが、この上下関係に限定されることもなく、上記プロセスで製造した配線層ならびにこれを用いた電子部品は、前記導体部(上部導体層側)を下側とし、前記下部導体層を前記導体部の上側に配置するように使用してもよいことはいうまでもない。

以上説明したように本発明によれば、導体膜と下部導体層とに挟まれた絶縁部材の前記導体膜側の表面に前記下部導体層から接続される導体部を露出させる電子部品の製造方法であって、前記導体部の形成領域に前記下部導体層を底部とする開口部を前記導体膜側より形成し、前記下部導体層を電極として前記開口部の底部より金属めっきを成長させ、当該金属めっきが前記導体膜に達し前記開口部内に前記導体部を形成した後に、前記導体膜と前記導体部とを電

5

極として、これら前記導体膜と前記導体部の上面に金属めっきを成長させ、上部導体層を形成するだけの厚みを形成するようにしたことから、従来から行っていた無電解めっき工程(あるいはこれに代わる他の処理工程)を削除することができるので、製造工程の簡略化が達成できるとともに、金属触媒の残留等といった課題や、ストッパ作用による厚み方向の高さのばらつき度合いを解決することができるので、電気的信頼性を向上させることが可能になる。

請求の範囲

1. 導体膜と下部導体層とに挟まれた絶縁部材の前記導体膜側の表面に前記下部導体層から接続される導体部を露出させる電子部品の製造方法であって、前記導体部の形成領域に前記下部導体層を底部とする開口部を前記導体膜側より形成し、前記下部導体層を電極として前記開口部の底部より金属めっきを成長させ、当該金属めっきが前記導体膜に達し前記開口部内に前記導体部を形成した後に、前記導体膜と前記導体部とを電極として、これら前記導体膜と前記導体部の上面に金属めっきを成長させ、上部導体層を形成するだけの厚みを形成することを特徴とする電子部品の製造方法。

5

10

15

20

25

- 2. 下部導体層を覆う絶縁部材の上側表面に前記下部導体層から接続される導体部を露出させる電子部品の製造方法であって、前記絶縁部材の上側表面に導体膜と前記導体膜の一部に保護膜を厚み方向に形成した後、前記導体部の形成領域に前記保護膜と前記導体膜とに前記下部導体層を底部とする開口部を形成し、前記下部導体層を電極として前記開口部の底部より金属めっきを成長させ、当該金属めっきが前記導体膜に達し前記開口部内に前記導体部を形成した後に、保護膜の形成されていない露出した前記導体膜と前記導体部とを電極として、これら前記導体膜と前記導体部の上面に金属めっきを成長させ、上部導体層を形成するだけの厚みを形成することを特徴とする電子部品の製造方法。
- 3. 前記電極となる前記露出した導体膜を製品領域外に設定することを特徴とする請求項1または請求項2に記載の電子部品の製造方法。
- 4. 前記絶縁部材と前記導体膜とがあらかじめ一体されていることを特徴とする請求項1または請求項2に記載の電子部品の製造方法。
- 5. 下部導体層を覆う絶縁部材の上側表面に上部導体層が形成されるとともに、前記絶縁部材を貫通する導体部によって前記下部導体層と前記上

部導体層とが接続される構造を有した電子部品であって、前記下部導体層と前 記上部導体層との接続をなす前記導体部と、前記上部導体層における上部一定 厚みは、電気めっきによる金属の析出のみで形成されていることを特徴とする 電子部品。

5

13